

Contribution à la conception d'un banc de vieillissement de composants de puissance

Porteur : Guy CLERC

Laboratoire : Ampère

Partenaires : (si applicable)

Nature du financement demandé : Stage de M1

Montant de la demande de financement : (si stage 1800€)

Résumé : (200 mots)

Le travail consiste à spécifier un banc de vieillissement de transistor MOS SiC (tension 1200V quelques 100A) et son système de monitoring. Le banc permettra un vieillissement sur onde de courants sinusoïdaux ou en créneaux.

Le système de supervision assurera le suivi de grandeurs électriques (Vds, Vgs, ...) et thermiques (Tjonction, ...)

Un rapide état de l'art des différents principes de banc de vieillissement sera effectué. Le besoin fonctionnel devra déboucher sur la liste des fonctions liées à la supervision du banc, les données à enregistrer et le principe des cartes à réaliser.

Il travaillera au sein d'une équipe avec un ingénieur de développement et des enseignants chercheurs.

Sujet développé :

Ce travail abordera la surveillance active des convertisseurs SiC pour améliorer la détection du vieillissement, de la naissance à la défaillance, pour améliorer la durabilité.

En effet, les futures applications MVDC et les convertisseurs LVDC devraient utiliser massivement des composants de puissance en carbure de silicium (SiC). En effet, ces dispositifs à large bande interdite offrent une meilleure tenue en tension et génèrent moins de pertes que les composants en technologie silicium.

Cependant, les composants SiC commutent avec un stress plus important. Les mécanismes de vieillissement n'impactent pas ces composants de la même manière que les composants en silicium. Ils peuvent commuter en quelques 10ns. Cela implique un plateau de Miller plus court etc...

Il est donc nécessaire d'étudier les différents mécanismes physiques impliqués dans le processus de vieillissement afin de déduire les paramètres qui permettront de quantifier l'état de santé du composant (MOSFET SiC).

Dans ce but, le travail consiste à spécifier un banc de vieillissement de transistor MOS SiC (tension 1200V quelques 100A) et son système de monitoring. Le banc permettra un vieillissement sur onde de courants sinusoïdaux ou en créneaux.

Le système de supervision assurera le suivi de grandeurs électriques (V_{ds} , V_{gs} , ...) et thermiques ($T_{jonction}$, ...)

Un rapide état de l'art des différents principes de banc de vieillissement sera effectué. Le besoin fonctionnel devra déboucher sur la liste des fonctions liées à la supervision du banc, les données à enregistrer et le principe des cartes à réaliser.

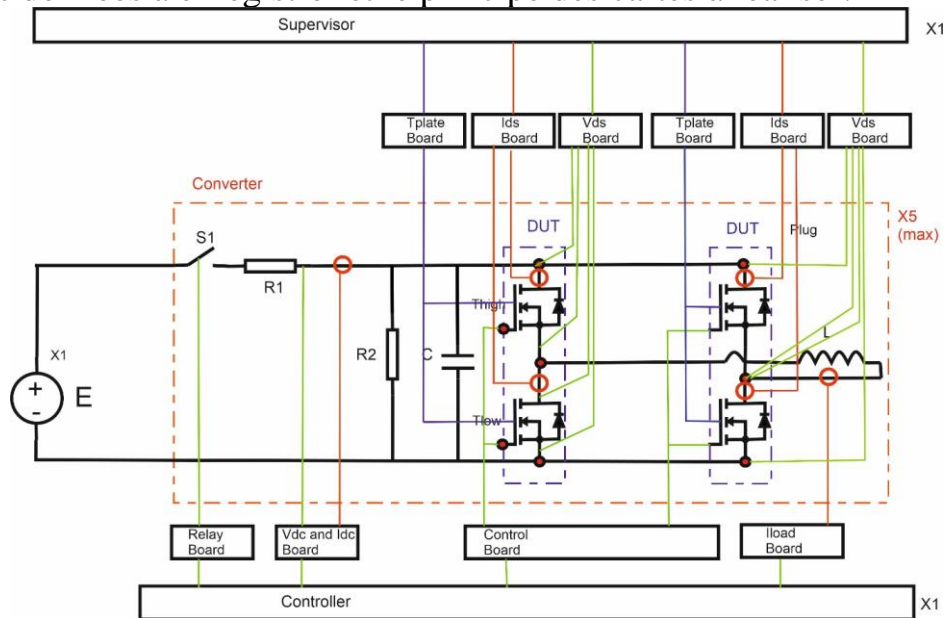


Figure 1 : schéma de principe du banc

Une attention particulière sera apportée à la réalisation d'une carte permettant de mesurer la tension de déchet V_{ds} lors de l'état passant et permettant l'écrêtage de la tension à l'état ouvert.

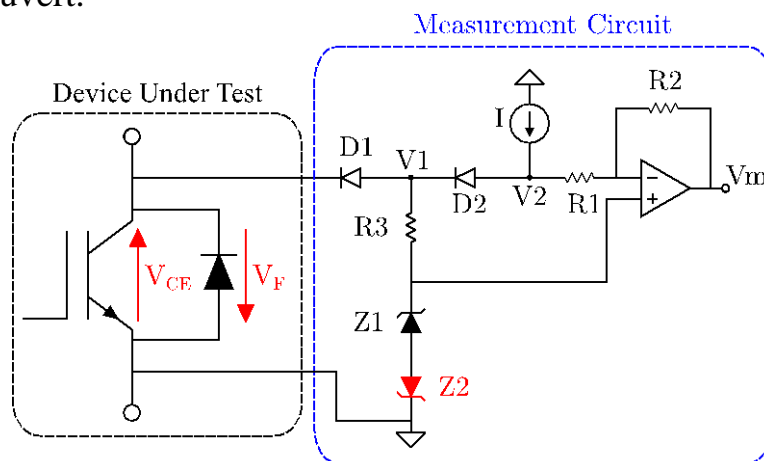


Figure 2 : Exemple de réalisation proposée par la thèse de Diego Velasco

Il travaillera au sein d'une équipe avec un ingénieur de développement et des enseignants chercheurs.

Lieu du stage : Laboratoire Ampère, Université Lyon 1, Bat Omega, 43 avenue du 11 novembre 1918, 69622 Villeurbanne